

1ª Lista de Exercícios

1. Em um sistema de computação o processador endereça até 4 Gbytes. A memória cache é organizada com mapeamento direto e blocos de 32 bytes. Supondo que a memória cache possui 512 conjuntos, quantos bits compõem o rótulo e quantos bits possui o índice?
2. Em um sistema de memória com cache operando com o esquema write-through, o tempo de acesso à memória principal é de 300 ns e o tempo de acesso à memória cache é de 40 ns. Oitenta por cento dos acessos do processador ao sistema de memória são de leitura e os 20% restantes são de escrita. A taxa de acerto na memória cache é de 95%. Qual o tempo de acesso médio do processador a este sistema de memória?
3. Em um sistema com cache virtual, por que, quando há troca de contexto entre processos, é necessário fazer-se uma operação de “flush” na memória cache? Como isto poderia ser evitado?
4. A hierarquia de memória principal de um sistema computacional consiste de um cache de instruções de nível 1, um cache de dados de nível 1, um cache único de nível 2 e a memória principal. Os caches de nível 1 funcionam em modo write-through com escrita apenas no cache de nível 2 que funciona em modo write-back. A taxa de falhas no cache de instruções de nível 1 é de 5% e no cache de dados de nível 1 é de 20%. A taxa de falhas no cache de nível 2 é de 2%. Sabendo-se que 60% dos acessos à memória são para leitura de instruções, 25% dos acessos são para leitura de dados e 15% dos acessos são para escrita de dados, diga qual o tempo médio de acesso ao sistema de memória como um todo, considerando que 1 ciclo de relógio é gasto no acesso aos caches de nível 1, 5 ciclos de relógio são gastos nos acessos ao cache de nível 2 e que, em caso de acesso a um bloco de cache na memória principal, são gastos 30 ciclos de relógio.
5. A seguir apresentamos uma série de endereços que referenciam uma memória de 64 posições contendo blocos com palavras de 32 bits: 1, 4, 8, 5, 20, 17, 19, 56, 9, 11 e 4. Considere uma cache mapeada diretamente, com capacidade para 8 blocos. Estando inicialmente vazia, identifique cada referência na lista como falha ou acerto no acesso à cache e mostre o conteúdo final da cache, após o processamento de todas essas referências.